

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

12805437

Basic Patent (No,Kind,Date): JP 7288329 A2 19951031 <No. of Patents: 009>

MANUFACTURE OF SEMICONDUCTOR DEVICE (English)

Patent Assignee: SEMICONDUCTOR ENERGY LAB

Author (Inventor): YAMAGUCHI NAOAKI; CHIYOU KOUYUU; TERAMOTO SATOSHI

IPC: \*H01L-029/786; H01L-021/336; H01L-021/20; H01L-021/265

Derwent WPI Acc No: \*C 96-035000; C 96-035000

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 7288329	A2	19951031	JP 94156514	A	19940614	(BASIC)
<b>JP 7326768</b>	A2	19951212	JP 9564839	A	19950227	
JP 2001298197	A2	20011026	JP 200181326	A	20010321	
JP 3338182	B2	20021028	JP 94156514	A	19940614	
JP 3338434	B2	20021028	JP 200181326	A	20010321	
US 5620906	A	19970415	US 395434	A	19950228	
US 5897346	A	19990427	US 757292	A	19961127	
US 20010023091	AA	20010920	US 739268	A	20001219	
US 6174757	BA	20010116	US 273425	A	19990319	

Priority Data (No,Kind,Date):

JP 94156514	A	19940614
JP 9454865	A	19940228
JP 9564839	A	19950227
JP 9480940	A	19940327
JP 9492958	A	19940405
JP 200181326	A	20010321
US 757292	A	19961127
US 395434	A3	19960228
US 739268	A	20001219
US 273425	A3	19990319
US 757292	A3	19961127
US 395434	A3	19950228
US 273425	A	19990319

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

05034168      \*\*Image available\*\*

MANUFACTURE OF SEMICONDUCTOR DEVICE

PUB. NO.:      **07-326768** [JP 7326768 A]

PUBLISHED:      December 12, 1995 (19951212)

INVENTOR(s):    ONUMA HIDETO

TERAMOTO SATOSHI

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.:      07-064839 [JP 9564839]

FILED:           February 27, 1995 (19950227)

INTL CLASS:     [6] H01L-029/786; H01L-021/336; H01L-021/265

JAPIO CLASS:    42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD: R002 (LASERS); R004 (PLASMA); R096 (ELECTRONIC MATERIALS  
Glass Conductors); R097 (ELECTRONIC MATERIALS -- Metal Oxide  
Semiconductors, MOS); R100 (ELECTRONIC MATERIALS -- Ion  
Implantation)

#### ABSTRACT

**PURPOSE:** To reduce a level in a thin film silicon semiconductor film by a method wherein silicon nitride films are formed in such a way as to cover a gate insulating film and a gate electrode and one or more kinds of ions selected from among hydrogen, fluorine and chlorine ions are implanted in an active layer via the gate insulating film and the silicon nitride films.

**CONSTITUTION:** An active layer 12, a gate insulating film (a silicon oxide film) 13 and a gate electrode 14 are formed in order on an insulating substrate (such as, a glass substrate) 11 and silicon nitride films 22 and 23 are formed in such a way as to cover the film 13 and the electrode 14.

Then, after one or more kinds of ions selected from among hydrogen, fluorine and chlorine ions are implanted in the layer 12 via the film 13 and the films 22 and 23, the whole is subjected to heating treatment. Thereby, unpaired bonds in a silicon semiconductor film can be made to neutralize and a level in the interior of the silicon semiconductor film can be decreased.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-326768

(43) 公開日 平成7年(1995)12月12日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 29/786

21/336

21/265

識別記号

庁内整理番号

F I

技術表示箇所

9056-4M

H 0 1 L 29/ 78

21/ 265

6 2 7 E

H

審査請求 未請求 請求項の数15 F D (全 14 頁) 最終頁に続く

(21) 出願番号 特願平7-64839

(22) 出願日 平成7年(1995)2月27日

(31) 優先権主張番号 特願平6-80940

(32) 優先日 平6(1994)3月27日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平6-92958

(32) 優先日 平6(1994)4月5日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 大沼 英人

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 寺本 聡

神奈川県厚木市長谷398番地 株式会社半

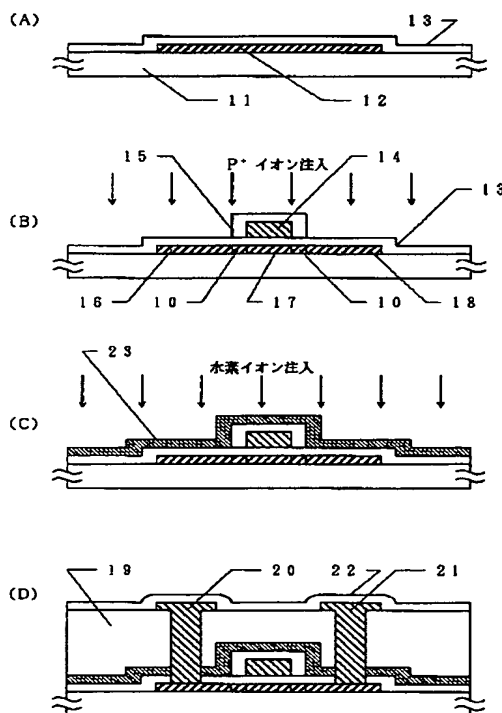
導体エネルギー研究所内

(54) 【発明の名称】 半導体装置作製方法

(57) 【要約】

【目的】 薄膜珪素膜を用いた半導体装置の特性を向上させる。

【構成】 ガラス基板11上に形成された珪素膜12にバリア層である窒化珪素膜23を介して水素イオンを注入することにより、珪素膜12内の珪素の不對結合手を中和し、珪素膜12内における準位を低下させる。そしてこの珪素膜を用いてTFTを作製することで、特性の優れたTFTを得ることができる。



## 【特許請求の範囲】

【請求項1】 薄膜トランジスタの作製方法であって、活性層を形成する工程と、該活性層上にゲイト絶縁膜を形成する工程と、前記ゲイト絶縁膜上にゲイト電極を形成する工程と、前記ゲイト絶縁膜及び前記ゲイト電極を覆って窒化珪素膜を形成する工程と、前記ゲイト絶縁膜と前記窒化珪素膜とを介して前記活性層に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、を有することを特徴とする半導体装置作製方法。

【請求項2】 薄膜トランジスタの作製方法であって、活性層を形成する工程と、該活性層上にゲイト絶縁膜を形成する工程と、前記ゲイト絶縁膜上にゲイト電極を形成する工程と、前記ゲイト絶縁膜及び前記ゲイト電極を覆って窒化珪素膜を形成する工程と、前記ゲイト絶縁膜と前記窒化珪素膜とを介して前記活性層に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、全体を加熱処理する工程と、を有することを特徴とする半導体装置作製方法。

【請求項3】 薄膜トランジスタの作製方法であって、活性層を形成する工程と、該活性層上にゲイト絶縁膜を形成する工程と、前記ゲイト絶縁膜を介して、前記活性層中に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、前記ゲイト絶縁膜上にゲイト電極を形成する工程と、前記ゲイト絶縁膜及び前記ゲイト電極を覆って窒化珪素膜を形成する工程と、前記ゲイト絶縁膜と前記窒化珪素膜とを介して前記活性層に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、全体を加熱処理する工程と、を有することを特徴とする半導体装置作製方法。

【請求項4】 薄膜トランジスタの作製方法であって、活性層を形成する工程と、該活性層上にゲイト絶縁膜を形成する工程と、前記ゲイト絶縁膜上にゲイト電極を形成する工程と、前記ゲイト絶縁膜及び前記ゲイト電極を覆ってバリア層を形成する工程と、前記ゲイト絶縁膜と前記バリア層とを介して前記活性層に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、を有することを特徴とする半導体装置作製方法。

【請求項5】 請求項4において、バリア層が窒化珪素膜または窒化アルミ膜または酸化アルミ膜または酸化窒化アルミ膜または酸化窒化珪素膜であることを特徴とする半導体装置作製方法。

【請求項6】 請求項4において、バリア層が $\text{SiO}_x\text{N}_y$ であることを特徴とする半導体装置作製方法。

【請求項7】 珪素膜に対して窒化珪素膜を介して水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入することにより、前記珪素膜中に前記イオンを閉じ込め、前記珪素膜中のトラップや欠陥を減少させることを特徴とする半導体装置作製方法。

【請求項8】 珪素膜に対してバリア層を介して水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入し、しかる後に加熱処理を施すことにより、前記珪素膜中に前記イオンを閉じ込め、前記珪素膜中のトラップや欠陥を減少させることを特徴とする半導体装置作製方法。

【請求項9】 請求項7または請求項8において、バリア層が窒化珪素膜または窒化アルミ膜または酸化アルミ膜または酸化窒化アルミ膜または酸化窒化珪素膜であることを特徴とする半導体装置作製方法。

【請求項10】 請求項7または請求項8において、バリア層が $\text{SiO}_x\text{N}_y$ であることを特徴とする半導体装置作製方法。

【請求項11】 請求項7または請求項8において、バリア層が $\text{SiN}_3\text{N}_{4-x}$  ( $-0.3 \leq x \leq 1$ ) であることを特徴とする半導体装置作製方法。

【請求項12】 珪素膜に対してバリア層を介して水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、全体を加熱処理し、注入されたイオンと珪素膜中の不対結合手とを中和する工程と、を有することを特徴とする半導体装置作製方法。

【請求項13】 珪素膜に対して、バリア層を介してイオン化した水素、フッ素、塩素から選ばれた一種または複数種類の元素を添加することを特徴とする半導体装置作製方法。

【請求項14】 活性層と、該活性層上のゲイト絶縁膜と、該ゲイト絶縁膜上のゲイト電極とを有する半導体装置に対し、

バリア層を介し、かつ前記ゲイト電極をマスクとして水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入することを特徴とする半導体装置作製方法。

【請求項15】 請求項14において、バリア層として窒化珪素膜を用いることを特徴とする半導体装置作製方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電気的特性に優れた半導体を得る方法に関するものである。さらに本発明は、特性の優れた半導体装置の作製方法に関するものである。さらに本発明は、優れた特性を有する薄膜トランジスタ（以下TFTという）を得る方法に関するものであ

る。

#### 【0002】

【従来の技術】 薄膜半導体素子として薄膜トランジスタ（一般にTFTと称される）が知られている。この薄膜トランジスタは絶縁表面を有する基板（例えばガラス基板）上に数百～数千Åの薄膜半導体（一般に珪素半導体）を形成し、該薄膜半導体を活性層として半導体装置を構成するものである。

【0003】 TFTの応用分野としては、例えば液晶表示装置やイメージセンサー等の電気光学装置がある。これは、ガラス基板上に直接形成されたTFTを用いて、画素の駆動や周辺ドライバ回路を構成するものである。

【0004】 基板としてガラス基板を用いた場合において、その表面に形成される薄膜珪素半導体は、非晶質または結晶性を有する状態となる。結晶性を有する状態というのは、多結晶状態や微結晶状態、さらには非晶質と結晶構造とが混在した状態をいう。

【0005】 非晶質を用いたTFTは動作速度や電気的特性に不満点があり、応用範囲が限定される。一方、結晶性を有する珪素膜（以下結晶性珪素膜という）を用いた場合には、高速動作、高電気特性を得ることができる。

【0006】 しかしながら、結晶性を有する珪素膜を用いてTFTを作製した場合、そのOFF電流の存在が問題となる。例えばNチャンネル型TFTにおいて、ゲート電極に負の電圧を加えた場合、原理的にはソース・ドレイン間に電流は流れない。これは、ゲート電極に負の電圧を加えた場合、チャンネル部分がP型になり、ソース及びドレインとの間でPN接合が形成されるからである。しかし、実際には、結晶性珪素膜中には、結晶粒界や欠陥さらには不對結合手が存在しており、それらに起因した多数の準位が存在しており、PN接合の逆方向において、それらの準位を介しての電荷の移動が生じる。よって、PN接合部分に電界が集中した場合、前記欠陥やトラップを介してのソース／ドレイン間における逆方向への電流の漏れが生じる。結果的にゲート電極に負の電圧を加えた場合、ソース・ドレイン間において電流（OFF電流）が流れてしまう。

【0007】 この問題を解決するためのものとして、チャンネルとドレインの間に電界の集中が起こらないように、チャンネル・ドレイン間に電界緩和領域を形成する方法がある。これはLDD（ライト・ドープ・ドレイン）と呼ばれる技術である。これは、チャンネル（I型）とドレイン（N型）との間にライトドープされた領域（弱いN型）を形成し、チャンネルとドレインとの接合部分に電界集中が生じないようにするものである。

【0008】 またLDDと同様な作用効果を得る方法として、オフセットゲートを設ける手法も知られている。これは、チャンネルとして機能する領域とドレイン領域と

の間にドレイン領域として機能しない領域を設けることにより、チャンネルとドレインとの間の電界集中を避けるものである。

【0009】 以上のように、膜中の欠陥やトラップが原因で、TFTのオフ電流が増大するという問題がある。さらに、膜中の欠陥やトラップは、膜中におけるキャリアの移動を阻害するものであり、TFTの動作を妨げる。

【0010】 一方、TFTにおいては、チャンネルとゲート絶縁膜との界面特性が極めて重要である。この界面特性が悪いと、TFTの特性は大きく損なわれる。この界面特性は界面準位という指標で評価される。この界面準位は、欠陥や不對結合手に起因するものである。高い特性を有するTFTを得るためには、チャンネルとゲート絶縁膜との界面における界面準位を小さくすることが重要である。

#### 【0011】

【発明が解決しようとする課題】 本発明は、TFTのOFF電流の問題や、チャンネルとゲート絶縁膜との界面における界面準位の問題を解決するために、薄膜珪素半導体中の準位（これらは不對結合手に関係する）を減少させる技術を提供することを課題とする。

【0012】 さらに本発明は特性の優れたTFTを得ることを課題とする。さらに本発明は、準位の存在が少ない珪素半導体膜を得ることを課題とする。

#### 【0013】

【課題を解決するための手段】 本発明の主要な構成は、薄膜トランジスタの作製方法であって、活性層を形成する工程と、該活性層上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、前記ゲート絶縁膜及び前記ゲート電極を覆って窒化珪素膜を形成する工程と、前記ゲート絶縁膜と前記窒化珪素膜とを介して前記活性層に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、全体を加熱処理する工程と、を有することを特徴とする。

【0014】 上記構成において、絶縁表面を有する基板というのは、例えばガラス基板、絶縁膜が形成されたガラス基板、絶縁膜が形成された半導体基板、絶縁膜が形成された金属基板、その他絶縁物で構成される基板をいう。

【0015】 珪素半導体膜としては、非晶質珪素半導体、結晶性珪素半導体を挙げることができる。これらの珪素半導体膜は、プラズマCVD法や減圧熱CVD法によって形成される。また結晶性珪素膜として、プラズマCVD法や減圧熱CVD法によって形成された非晶質珪素膜を加熱やレーザー光またはそれと同等の強光の照射によって結晶化させたものを用いることができる。

【0016】 イオンを注入する方法としては、公知のイオン注入装置やプラズマドーピング装置を用いればよ

い。イオンの作製方法としては、高周波放電によってプラズマを生じさせ、イオンを生成する方法、質量分離によってイオンを生成させる方法を用いることができる。本発明において必要なイオン注入装置は、水素、フッ素、塩素から選ばれた少なくとも1種類のイオンに対して、加速電圧を加えることにより、当該イオンを基体に打ち込むことのできる構成である。なお、本明細書中においては、イオン化したものを総称してイオンと称する。例えば水素イオンという場合には、 $H^+$  イオン、 $H_2^+$  イオン、 $H_3^+$  イオン等が含まれることとなる。

【0017】窒化珪素膜を形成し、しかる後に窒化珪素膜を介して水素、フッ素、塩素から選ばれた少なくとも1種類のイオンを注入するのは、注入されたイオンを活性層中に閉じ込め、その効果を持続させるためである。水素、フッ素、塩素のイオンは、珪素との結合力が強く、珪素の不對結合手を中和することができる。窒化珪素膜は、その中和効果を持続させるためのものである。窒化珪素膜を形成することで、前記元素の離脱を防ぐことができ、その効果を高めることができる。そして、デバイスとしての安定性を高めることができる。

【0018】窒化珪素膜は、注入されたイオンに対するバリア層として機能する。即ち、水素、フッ素、塩素から選ばれた元素が脱ガス化しないようなバリア層として機能する。このバリア層としては、窒化珪素膜の他に窒化アルミ膜、酸化アルミ膜、酸化窒化アルミ、酸化窒化珪素膜を用いることができる。酸化窒化アルミは、 $AlO_xN_y$  で示される。酸化窒化珪素膜は、 $SiO_xN_y$  で示され、窒化珪素膜に比較して、応力緩和機能が高いので、デバイスを被覆する被膜としても有効に機能する。

【0019】全体を加熱処理するのは、前工程でイオン注入された原子を珪素半導体内に閉じ込め、さらに注入された元素による不對結合手の中和を促進させるためである。この加熱処理を行う雰囲気は、 $H_2$ 、 $N_2$ 、 $Ar$ 、 $He$ 、 $O_2$  で可能である。また、この雰囲気中をフッ素や塩素を主成分としたものとするのも効果的である。特に水素、フッ素または塩素を主成分とした雰囲気中でこのアニールを行うと、このアニールにおける珪素半導体中や珪素半導体の界面における不對結合手を中和する効果を得ることができる。この工程において、注入されたイオンによって珪素膜中の不對結合手が中和され、不對結合手に起因する準位（トラップ）や欠陥を減少させることができる。

【0020】本発明の他の主要な構成は、薄膜トランジスタの作製方法であって、活性層を形成する工程と、該活性層上にゲイト絶縁膜を形成する工程と、前記ゲイト絶縁膜を介して、前記活性層中に水素、フッ素、塩素から選ばれた一種または複数種類のイオンを注入する工程と、前記ゲイト絶縁膜上にゲイト電極を形成する工程と、前記ゲイト絶縁膜及び前記ゲイト電極を覆って窒化

珪素膜を形成する工程と、前記ゲイト絶縁膜と前記窒化珪素膜とを介して前記活性層に水素イオンを注入する工程と、全体を加熱処理する工程と、を有することを特徴とする。

【0021】一般に珪素半導体膜を利用してTFTを構成する場合、絶縁ゲイト型電界効果トランジスタの構成が採用される。そして、ゲイト絶縁膜として酸化珪素膜や窒化珪素膜が採用される。この場合、珪素半導体膜とゲイト絶縁膜との界面特性が極めて重要となる。

【0022】そこで、上記発明においては、珪素半導体膜上に絶縁膜を形成した状態において、水素、フッ素、塩素から選ばれたイオンを注入することにより、珪素半導体中における珪素の不對結合手の中和と同時に、珪素半導体と絶縁膜との界面における界面準位を減少を得るものである。界面準位は、不對結合手に起因するものである。水素、フッ素、塩素から選ばれたイオンの注入によって、不對結合手を中和させることができる。そして界面準位を減少させることができる。

【0023】上記構成において、水素、フッ素、塩素から選ばれたイオンの投影飛程を珪素半導体膜と絶縁膜との界面近傍とすることでその効果をさらに大きくすることができる。投影飛程とは、固体中に打ち込まれたイオンの静止位置について、最も確立の高い深さを与える指標である。従って、当該イオンの投影飛程を珪素半導体膜と絶縁膜との界面近傍にすることは、珪素半導体膜と絶縁膜との界面近傍に最も多くの当該イオンが打ち込まれるようにすることを意味する。この結果、珪素半導体膜と絶縁膜との界面近傍を中心に珪素の不對結合手の中和が行われることとなり、珪素半導体膜と絶縁膜との界面における界面準位を大きく減少させることができる。

【0024】また上記構成において、水素、フッ素、塩素から選ばれたイオンの投影飛程を珪素半導体膜と絶縁膜との界面における珪素半導体側にすることはさらに有効である。これは、界面準位の原因となる珪素の不對結合手が珪素半導体側により多く存在しているからである。

【0025】そしてさらに全体を水素雰囲気中あるいは水素を主成分とする雰囲気、またはフッ素あるいは塩素を主成分とする雰囲気中において、加熱処理することにより、不對結合手を中和した元素を閉じ込め、安定した状態を得ることができる。

【0026】また本発明の他の主要な構成は、イオン化された水素、フッ素、塩素から選ばれた元素のイオンに対して、バリア層として機能する層を介して前記元素のイオンを注入すること、及びその後の加熱処理を施すことを特徴とする。

【0027】さらに本発明の他の主要な構成は、ゲイト電極をマスクとして、珪素半導体膜で構成された活性層にイオン化された水素、フッ素、塩素から選ばれた元素

のイオンを注入することを特徴とする。注入する元素として水素を選択し、さらにプラズマドーピング法を用いた場合、 $H^+$  イオン、 $H_2^+$  イオン、 $H_3^+$  イオンが注入されることになるが、 $H_2^+$  イオンと $H_3^+$  イオンとはイオン半径が大きいので、ゲイト電極で防止される。即ち、ゲイト電極がマスクとなる。従って、 $H_2^+$  イオンと $H_3^+$  イオンとに関して考えた場合、ゲイト電極をマスクとしてイオン注入が行われることになる。

#### 【0028】

【作用】珪素膜に対してイオン化された水素の注入を行うことで、珪素膜中における不対結合手を中和することができ、その電気特性を向上させることができる。

【0029】特に窒化珪素膜を形成した後に、水素、フッ素または塩素のイオンを注入し、しかる後に水素雰囲気中において加熱処理を行うことによって、前記注入された原子を窒化珪素膜の作用で珪素膜中に閉じ込めることができ、この原子によるトラップ準位や欠陥の中和の効果を大きくすることができる。

【0030】また、珪素膜に対する不純物のイオン注入やレーザー光の照射の後に、珪素膜に窒化珪素膜を介して水素、フッ素または塩素のイオンを注入することで、イオン注入やレーザー光の照射によって脱離した水素、フッ素または塩素を捕うことができる。

【0031】そして、以上の水素、フッ素または塩素のイオンの注入に加えて、さらに当該注入された原子を含む雰囲気または当該元素の雰囲気中で加熱処理を加えることによって、注入されたイオンを珪素膜中に閉じ込めることができ、その効果をさらに大きくすることができる。

#### 【0032】

【実施例】以下において本発明を利用したTFTの作製工程を示す。以下に示す各実施例においては、TFTの各作製工程において本発明を実施する例を示すが、複数の実施例を組み合わせることも当然可能である。例えば、必要とする複数の工程において、水素、フッ素または塩素のイオンの注入を行うことが可能である。

【0033】〔実施例1〕本実施例は、絶縁表面を有する基板上に形成された結晶性を有する薄膜珪素半導体膜（結晶性珪素膜という）に対して、水素イオンの注入を行い、前記結晶性珪素膜中に存在する不対結合手や欠陥を消失させ、膜中のトラップを減少させるものである。そしてこの結晶性珪素膜を用いてTFTを作製する例である。

【0034】図1に本実施例の作製工程を示す。本実施例では絶縁表面を有する基板としてガラス基板を用い、その表面にTFTを形成する例を示す。まずガラス基板11として、コーニング7059ガラスを用意する。そしてその表面に下地膜となる酸化珪素膜（図示せず）をスパッタ法により2000Åの厚さに形成する。次に非晶質珪素膜をプラズマCVD法または減圧熱CVD法に

よって1000Åの厚さに形成する。そして加熱あるいはレーザー光または強光の照射、さらにはそれらを組み合わせる方法により、非晶質珪素膜を結晶化させる。こうして結晶性珪素膜が得られる。

【0035】次に、TFTの活性層として必要とされる形状に結晶性珪素膜をパターンニングし、図1(A)の12で示される活性層を得る。

【0036】次にゲイト絶縁膜となる酸化珪素膜13をスパッタ法で1000Åの厚さに形成する。そして、アルミニウムを主成分とする膜を5000Åの厚さに蒸着法で形成する。このアルミニウムを主成分とする膜をパターンニングしてゲイト電極14を形成する。さらに陽極酸化法を用いてこのアルミニウムを主成分とする材料で構成されたゲイト電極14の周囲に酸化物層15を形成する。この酸化物層15は、例えば2000Åの厚さに形成される。この酸化物層15が存在することで、後の一導電型を付与する不純物のイオン注入工程において、ゲイト電極14の側面にマスクが設けられた形となり、オフセットゲイト領域を形成することができる。（図1(B)）

【0037】なおゲイト電極を、他の金属材料や半導体材料、さらにはそれらの積層体や混合物で構成するのでもよい。

【0038】そしてP（磷）イオンの注入を行い、16と18で示される領域にPイオンを注入する。この時、酸化物層15がマスクとなり、10で示される部分をオフセットゲイト領域として設けることができる。

【0039】なお、本実施例においては、この工程において、Pイオンを注入したので、完成したTFTはNチャネル型となる。ここでBイオンを注入すれば、Pチャネル型のTFTを得ることができる。

【0040】次に、(B)の工程で注入されたPイオンの活性化と、イオン注入時に受けたダメージを回復させるためにレーザー光の照射によるアニールを行う。ここでは、KrFエキシマレーザーを用い、100～300mJ/cm<sup>2</sup>のパワー密度で1～数ショットの照射を行う。この工程において、レーザー光の照射と同時に300度程度の加熱を併用することは効果的である。こうしてソース/ドレイン領域、16/18を形成することができる。また同時に自己整合的にチャネル形成領域17が形成される。

【0041】また、レーザー光の照射の代わりに、それと同等の強光、例えば赤外光を照射しアニールを行うのでもよい。赤外光は、ガラス基板には吸収されにくく、珪素には吸収され易いので、珪素のみを選択的に加熱することができる。このような赤外光を用いた加熱は、RTA（ラピッド・サーマル・アニール）とよばれている。またヒータ等による加熱手段を用いて、アニールを行うのでもよい。

【0042】次に窒化珪素膜をシランとアンモニアを原

料ガスとして用いたプラズマCVD法により、窒化珪素膜23を1000Åの厚さに形成する。この窒化珪素膜は、 $\text{Si}_3\text{N}_{4-x}$  ( $-0.3 \leq x \leq 1$ ) で示される。

【0043】そして水素イオンをイオンドーピング方によって、下記の条件で窒化珪素膜23を介して注入する。(図1(C))

加速電圧：40KeV

ドーズ量： $1 \times 10^{16} \text{cm}^{-2}$

【0044】上記水素イオンの注入工程において注入された水素イオンは、窒化珪素膜23が存在するために活性層中に閉じ込められることになる。即ち、注入されたイオンが後に外部に放出されたりすることがない状態とすることができる。また、上記のようにして水素イオンが注入されることによって、活性層中の水素元素の濃度は、0.001原子%～5原子%程度となる。勿論この数値は、上記のドーピングの条件等で制御することができる。

【0045】図8の上記の条件で水素イオンを注入した後における水素元素の濃度分布を示す。図8に示されるのは、図1(C)に示すような状態でソース/ドレイン領域に対して、SIMS(2次イオン分析方法)を用いて水素元素の濃度分布を調べたものである。図8を見ると分かるように、水素元素の濃度は、深さが約2100Åの所で最大となっている。活性層の上には、1000Åの厚さの酸化珪素膜13とその上の1000Å厚の窒化珪素膜23が設けられているので、図8に示される表面から約2100Åの深さというのは、活性層の表面から約100Åの深さの場所ということになる。

【0046】活性層中において、活性層とゲート絶縁膜である酸化珪素膜13との界面付近における不対結合手は、界面準位の存在を招くことになるので、図8に示すような分布で水素元素を存在させることは、界面準位を減少させることに大きな効果がある。

【0047】ここで、プラズマドーピング法を用いるのは、その生産性の高いからである。水素イオンを注入する方法としては、イオンドーピング法があるが、これは質量分離を行う必要があり大面積に対する生産性が低いという問題がある。

【0048】本実施例のようにプラズマドーピング法を用いて水素イオンを注入する場合、 $\text{H}^+$ イオン、 $\text{H}_2^+$ イオン、 $\text{H}_3^+$ イオンが注入される。 $\text{H}^+$ イオンは、ゲート電極を通過し、チャネル形成領域17にも進入するが、 $\text{H}_2^+$ イオン、 $\text{H}_3^+$ イオンはイオン半径が大きいので、ゲート電極で防止され、ソース/ドレイン領域16、18に注入されることになる。即ち、ソース/ドレイン領域には、 $\text{H}^+$ イオンと $\text{H}_2^+$ イオンと $\text{H}_3^+$ イオンとが注入されることになる。バリア層である窒化珪素膜を介してソース/ドレイン領域への水素イオンを注入することの効果は極めて大きいもので、チャネル形成領域への水素イオンの注入を行わなくても相当の効果を

得ることができる。従って、水素イオンが主にソース/ドレイン領域に注入されるプラズマドーピング法を用いても相当の効果を得ることができる。また、プラズマドーピング法を用いた場合、大面積に対してイオン注入を行うことができるので、生産性に優れるという別の効果を得ることができる。

【0049】次に、層間絶縁膜19として酸化珪素膜を8000Å程度の厚さにTEOSを原料としたプラズマCVD法で形成する。このプラズマCVD法での酸化珪素膜の成膜においては、加熱温度を350度以下とすることが必要である。これは、(C)の工程で注入された水素イオンの離脱を防ぐためである。また窒化珪素膜23が存在しているので、この工程における水素の離脱を防ぐことができる。

【0050】次に、配線のための穴開けパターニングを行い、アルミニウムまたはアルミニウムと他の金属との多層膜を用いて、電極20と21とを形成する。さらにファイナルコート膜として窒化珪素膜22を1000～5000Å、例えば3000Åの厚さに形成する。この窒化珪素膜22の形成は、シランとアンモニアとを原料ガスとしたプラズマCVD法を用いればよい。(図1(D))

【0051】そして最後に、常圧の水素雰囲気中において、200～450度の温度で1時間の水素化アニールを行い、TF Tを完成する。この水素化アニールによって、(A)の工程でイオン注入された水素を活性層内に閉じ込めるとともに、さらに徹底して活性層内の不対結合手や欠陥を減少させることができる。なお、ファイナルコート膜である窒化珪素膜の形成前に水素化アニールを行い、その後にファイナルコート膜を形成することで、水素の脱離を防ぐ構成とすることができる。この工程において、電極20と21とのコンタクトホールを伝わって水素が活性層中に進入し、活性層の水素化が行われる。

【0052】図7に本実施例に示した工程により作製したTF Tの特性(A)と、本実施例に示す構成において、水素イオンの注入を行わずに作製したTF Tとの特性(B)とを示す。図7を見れば明らかなように、本実施例に示した水素イオン注入を行うことによって、OFF電流の低減を実現できる。これは、水素イオンの作用によって、活性層中における珪素の不対結合手(ダングリングボンド)を中和することができ、そのことによって、リーク電流(OFF電流)の原因となる欠陥や準位を減少させることができたためと理解される。

【0053】〔実施例2〕本実施例は、ゲート電極の形成後に窒化珪素膜の形成を行ない、その後にソース/ドレイン領域形成のための不純物イオンの注入を行ない、さらに水素イオンの注入を行う例である。

【0054】図2に本実施例の作製工程を説明する。図2に示される符号は特に断らない限り、図1に示すもの



と同じ部分を示す。本実施例においては、絶縁表面を有する基板としてコーニング7059ガラス基板を用いる。まず、ガラス基板11上に下地膜（図示せず）として酸化珪素膜を2000Åの厚さにスパッタ法によって成膜する。

【0055】次に非晶質珪素膜をプラズマCVD法または減圧熱CVD法によって1000Åの厚さに形成する。そして加熱あるいはレーザー光または強光の照射、さらにはそれらを組み合わせた方法により、非晶質珪素膜を結晶化させる。こうして結晶性珪素膜が得られる。

【0056】次に、TFTの活性層として必要とされる形状に結晶性珪素膜をパターニングする。さらにゲイト絶縁膜となる酸化珪素膜13を1000Åの厚さにスパッタ法によって成膜する。（図2（A））

【0057】次にアルミニウムを主成分とする膜を5000Åの厚さに蒸着法で形成する。このアルミニウムを主成分とする膜をパターニングしてゲイト電極14を形成する。さらに陽極酸化法を用いてこのアルミニウムを主成分とする材料で構成されたゲイト電極14の周囲に酸化物層15を形成する。この酸化物層15は、例えば2000Åの厚さに形成される。

【0058】なおゲイト電極を、他の金属材料や半導体材料、さらにはそれらの積層体や混合物で構成するのもよい。

【0059】次に窒化珪素膜23をシランとアンモニアとを原料としたプラズマCVD法で1000Åの厚さに形成する。（図2（B））

【0060】そしてP（燐）イオンの注入を行い、16と18で示される領域にPイオンを注入する。この時、酸化物層15と窒化珪素膜23とがマスクとなり、10で示される部分をオフセットゲイト領域として設けることができる。（図2（C））

【0061】なお、本実施例においては、この工程において、Pイオンを注入したので、完成したTFTはNチャネル型となる。ここでBイオンを注入すれば、Pチャネル型のTFTを得ることができる。

【0062】次に、（C）の工程で注入されたPイオンの活性化と、イオン注入時に受けたダメージを回復させるためにレーザー光の照射によるアニールを行う。ここでは、KrFエキシマレーザーを用い、100～300mJ/cm<sup>2</sup>のパワー密度で1～数ショットの照射を行う。この工程において、レーザー光の照射と同時に300度程度の加熱を併用することは効果的である。こうして、ソース／ドレイン領域、16／18を得ることができる。また自己整合的にチャネル形成領域17が形成される。

【0063】なお上記アニール工程は、前述の赤外光の照射によるRTAや加熱によるものでもよい。

【0064】次に水素イオンの注入を行ない、活性層中に存在するトラップや欠陥を減少させる。水素イオンの

注入条件は以下の通りである。（図2（D））

加速電圧：40KeV

ドーズ量： $1 \times 10^{16} \text{ cm}^{-2}$

【0065】次に、層間絶縁膜19として酸化珪素膜を8000Å程度の厚さにTEOSを原料としたプラズマCVD法で形成する。このプラズマCVD法での酸化珪素膜の成膜においては、加熱温度を350度以下とすることが必要である。これは、（B）の工程に注入された水素イオンの離脱を防ぐためである。

【0066】次に、配線のための穴開けパターニングを行い、アルミニウムまたはアルミニウムと他の金属との多層膜を用いて、電極20と21とを形成する。さらにフィナルコート膜として窒化珪素膜22を形成する。

（図2（E））

【0067】そして最後に、常圧の窒素雰囲気中において、200～450度の温度で1時間の水素化アニールを行い、TFTを完成する。この水素化アニールは、

（B）の工程でイオン注入された水素を活性層内に閉じ込めるとともに、さらに徹底して活性層内の不対結合手や欠陥を減少させるためのものである。

【0068】〔実施例3〕本実施例は、活性層とゲイト絶縁膜との界面およびその近傍におけるトラップや欠陥を減少させるようにした例である。図3に本実施例の作製工程を示す。まず、下地膜である酸化珪素膜が2000Åの厚さに形成されているガラス基板を用意する。ここではコーニング7059ガラス基板を用いる。

【0069】下地膜が形成されたガラス基板11上に非晶質珪素膜をプラズマCVD法または減圧熱CVD法によって1000Åの厚さに形成する。そして加熱あるいはレーザー光または強光の照射、さらにはそれらを組み合わせた方法により、非晶質珪素膜を結晶化させる。こうして結晶性珪素膜が得られる。

【0070】次に、TFTの活性層として必要とされる形状に結晶性珪素膜をパターニングし活性層12を得る。そしてゲイト絶縁膜として酸化珪素膜13をスパッタ法によって成膜する。そして以下の条件で水素イオンの注入を行う。（図3（A））

加速電圧：40KeV

ドーズ量： $1 \times 10^{16} \text{ cm}^{-2}$

【0071】上記イオン注入を行うことによって、活性層12、特にチャネル形成領域とゲイト絶縁膜との界面およびその近傍におけるトラップや欠陥を減少させることができる。このイオン注入の効果をさらに高めるために、水素イオンの注入における投影飛程を活性層12とゲイト絶縁膜である酸化珪素膜13との界面近傍とすることは有効である。このようにすることによって、水素イオンを注入することの効果活性層12とゲイト絶縁膜との界面およびその近傍において得ることができる。

【0072】次にアルミニウムを主成分とする膜を5000Åの厚さに蒸着法で形成する。このアルミニウムを

主成分とする膜をパターニングしてゲイト電極14を形成する。さらに陽極酸化法を用いてこのアルミニウムを主成分とする材料で構成されたゲイト電極14の周囲に酸化物層15を形成する。この酸化物層15は、例えば2000Åの厚さに形成される。

【0073】そしてP（燐）イオンの注入を行い、16と18で示される領域にPイオンを注入する。この時、酸化物層15と窒化珪素膜23とがマスクとなり、10で示される部分をオフセットゲイト領域として設けることができる。（図3（C））

【0074】ここで、水素イオンの注入を行う。イオン注入条件は以下の通りである。（図3（D））

加速電圧：40KeV

ドーズ量： $2 \times 10^{16} \text{ cm}^{-2}$

【0075】次に、（C）および（D）の工程で注入されたPイオンと水素イオンの活性化と、（C）の工程におけるPイオン注入時に受けたダメージを回復させるためにレーザー光の照射によるアニールを行う。ここでは、KrFエキシマレーザーを用い、 $100 \sim 300 \text{ mJ/cm}^2$ のパワー密度で1～数ショットの照射を行う。この工程において、レーザー光の照射と同時に300度程度の加熱を併用することは効果的である。（図示せず）

【0076】上記アニール工程は、前述の赤外光の照射によるRTAや加熱によるものでもよい。

【0077】次に、他の実施例と同様に層間絶縁膜の成膜、配線のための穴開けパターニングを行い、アルミニウムまたはアルミニウムと他の金属との多層膜を用いた電極の形成、常圧の水素雰囲気中における加熱処理を行うことによりTFTを完成する。

【0078】〔実施例4〕本実施例は、TFTの作製工程において、ゲイト電極の形成後に水素イオン野注入を行い、さらに窒化珪素膜となるバリア層を形成することを主な特徴とするものである。

【0079】図4に本実施例の作製工程を示す。本実施例では絶縁表面を有する基板としてガラス基板を用い、その表面にTFTを形成する例を示す。まず、ガラス基板11として、コーニング7059ガラスを用意する。そしてその表面に下地膜となる酸化珪素膜（図示せず）をスパッタ法により2000Åの厚さに形成する。次に非晶質珪素膜をプラズマCVD法または減圧熱CVD法によって1000Åの厚さに形成する。そして加熱あるいはレーザー光または強光の照射、さらにはそれらを組み合わせる方法により、非晶質珪素膜を結晶化させる。こうして結晶性珪素膜が得られる。

【0080】次に、TFTの活性層として必要とされる形状に結晶性珪素膜をパターニングし、図4（A）の12で示される活性層を得る。

【0081】次にゲイト絶縁膜となる酸化珪素膜13をスパッタ法で1000Åの厚さに形成する。そして、ア

ルミニウムを主成分とする膜を5000Åの厚さに蒸着法で形成する。このアルミニウムを主成分とする膜をパターニングしてゲイト電極14を形成する。さらに陽極酸化法を用いてこのアルミニウムを主成分とする材料で構成されたゲイト電極14の周囲に酸化物層15を形成する。この酸化物層15は、例えば2000Åの厚さに形成される。この酸化物層15が存在することで、後の一導電型を付与する不純物のイオン注入工程において、ゲイト電極14の側面にマスクが設けられた形となり、オフセットゲイト領域を形成することができる。（図4（B））

【0082】なおゲイト電極を、他の金属材料や半導体材料、さらにはそれらの積層体や混合物で構成するのでもよい。

【0083】そしてP（燐）イオンの注入を行い、16と18で示される領域にPイオンを注入する。この時、酸化物層15がマスクとなり、10で示される部分をオフセットゲイト領域として設けることができる。

【0084】なお、本実施例においては、この工程において、Pイオンを注入したので、完成したTFTはNチャネル型となる。ここでBイオンを注入すれば、Pチャネル型のTFTを得ることができる。

【0085】次に、水素イオンをイオンドーピング方によって、下記の条件で窒化珪素膜を介して注入する。

（図4（B））

加速電圧：35KeV

ドーズ量： $1 \times 10^{16} \text{ cm}^{-2}$

【0086】ここで、プラズマドーピング法を用いるのは、その生産性の高いからである。水素イオンを注入する方法としては、イオンドーピング法があるが、これは質量分離を行う必要があり大面積に対する生産性が低いという問題がある。

【0087】次に、（B）の工程で注入されたPイオンの活性化と、イオン注入時に受けたダメージを回復、さらに水素イオンの活性のためにレーザー光の照射によるアニールを行う。ここでは、KrFエキシマレーザーを用い、 $100 \sim 300 \text{ mJ/cm}^2$ のパワー密度で1～数ショットの照射を行う。この工程において、レーザー光の照射と同時に300度程度の加熱を併用することは効果的である。こうしてソース／ドレイン領域、16／18を形成することができる。また同時に自己整合的にチャネル形成領域17が形成される。さらに注入された水素イオンを活性化することができる。

【0088】また、レーザー光の照射の代わりに、それと同等の強光、例えば赤外光を照射しアニールを行うのでもよい。赤外光は、ガラス基板には吸収されにくく、珪素には吸収され易いので、珪素のみを選択的に加熱することができる。このような赤外光を用いた加熱は、RTA（ラピッド・サーマル・アニール）とよばれている。またヒータ等による加熱手段を用いて、アニールを

行うのでもよい。

【0089】次に注入された水素イオンが脱ガス化しないようにするためのバリア層として機能する窒化珪素膜23をシランとアンモニアを原料ガスとして用いたプラズマCVD法により、1000Åの厚さに形成する。この窒化珪素膜は、 $\text{Si}_3\text{N}_{4-x}$  ( $-0.3 \leq x \leq 1$ ) で示される。(図4(C))

【0090】バリア層である窒化珪素膜23を形成することによって、注入された水素イオンを活性層中に閉じ込められることができ、注入された水素イオンが後に外部に放出されたりすることがない状態とすることができる。

【0091】次に、層間絶縁膜19として酸化珪素膜を8000Å程度の厚さにTEOSを原料としたプラズマCVD法で形成する。このプラズマCVD法での酸化珪素膜の成膜においては、加熱温度を350度以下、好ましくは300度～350度の温度で行うことが必要である。これは、(B)の工程で注入された水素イオンの離脱を防ぐためである。また窒化珪素膜23が存在しているので、この工程における水素の離脱を防ぐことができる。

【0092】次に、配線のための穴開けパターニングを行い、アルミニウムまたはアルミニウムと他の金属との多層膜を用いて、電極20と21とを形成する。さらにファイナルコート膜として窒化珪素膜22を1000～5000Å、例えば3000Åの厚さに形成する。この窒化珪素膜22の形成は、シランとアンモニアとを原料ガスとしたプラズマCVD法を用いればよい。

【0093】最後に酸素、窒素、アルゴンまたはヘリウム雰囲気中において350度の温度加熱処理を行う。この加熱処理によって、注入された水素イオンが最終的に活性化され、欠陥やダングリングボンドの中和が行われる。こうしてTFTを完成する。(図4(D))

【0094】〔実施例5〕本実施例は、Pチャネル型TFTとNチャネル型TFTとを相補型に構成したTFT(C/TFTという)の例を示す。図5に本実施例の相補型に構成されたTFTの例を示す。本実施例においてはガラス基板501を用いる。まずガラス基板501上に下地膜として酸化珪素膜502を2000Åの厚さにスパッタ法によって成膜する。次に活性層を構成する半導体層を形成する。ここでは、プラズマCVD法またはLPCVD法によって、非晶質珪素膜を1000Åの厚さに形成する。そして加熱による結晶化あるいは強光またはレーザー光の照射による結晶化を行い、結晶性を有する珪素膜を形成する。この珪素膜をパターニングし、後にNチャネル型TFT及びPチャネル型の活性層503を形成する。

【0095】次にゲート絶縁膜504を1000Åの厚さにスパッタ法またはプラズマCVD法で形成する。さらにアルミニウムを主成分とする被膜を5000Åの厚

さに形成し、パターニングを行うことにより、ゲート電極506と507を形成する。506で示されるゲート電極はNチャネル型TFTのゲート電極であり、507で示されるゲート電極はPチャネル型TFTのゲート電極となる。

【0096】ここで酒石酸が1～5%含まれたエチレングリコール溶液中においてゲート電極506と507とを陽極として、陽極酸化を行い、酸化物層508、509を形成する。この酸化物層の厚さは2000Å程度である。この酸化物層の厚さが後の不純物イオン注入工程において、マスクとなりオフセットゲート領域を形成することができる。

【0097】次に水素イオンに対するバリア層として機能する窒化珪素膜510を2000Åの厚さに形成する。そして、一方のTFTが形成される領域をレジスト511でマスクしてリン(P)イオンを注入する。こうして不純物領域512、516を形成する。この不純物領域512と516とがソース/ドレイン領域となる。また同時にオフセット領域513、515が形成される。また同時にチャネル形成領域514が形成される。

【0098】次にレジスト511を取り除き、先にリン(P)イオンが注入された部分のTFT領域をレジスト(図示せず)でマスクし、ボロン(B)イオンの注入を行う。こうして、ソース/ドレイン領域517、521、オフセットゲート領域518、520、チャネル形成領域519が形成される。

【0099】次にレジストを取り除き、図5(B)に示すように全体に水素イオンの注入を行う。この時水素イオンは、バリア層である窒化珪素膜510を介して、活性層領域に注入される。

【0100】次にレーザー光または強光の照射による活性化を行い。各ソース/ドレイン領域を完成する。

【0101】次に層間絶縁膜522をプラズマCVD法で形成する。そして、コンタクトホールを形成する。一方のTFT(図面左側のTFT)であるNTFTのソースまたはドレイン電極523と、他方のTFT(図面右側のTFT)であるPTFTのドレインまたはソース電極525と、2つのTFTの一方の出力の共通電極524とを形成する。

【0102】最後に窒素雰囲気中において350度の加熱処理を行い、注入された水素イオンの活性化(この工程で珪素に不對結合手が中和される)し、相補型に構成されたTFT(C/TFT)を完成する。

【0103】〔実施例6〕図6には、1枚のガラス基板上にディスプレイから、CPU、メモリーまで搭載した集積回路を用いた電気光学システムのブロック図を示す。ここで、入力ポートとは、外部から入力された信号を読み取り、画像用信号に変換し、補正メモリーは、アクティブマトリクスパネルの特性に合わせて入力信号等を補正するためのパネルに固有のメモリーである。特

に、この補正メモリーは、各画素固有の情報を不揮発性メモリーとして有し、個別に補正するためのものである。すなわち、電気光学装置の画素に点欠陥のある場合には、その点の周囲の画素にそれに合わせて補正した信号を送り、点欠陥をカバーし、欠陥を目立たなくする。または、画素が周囲の画素に比べて暗い場合には、その画素により大きな信号を送って、周囲の画素と同じ明るさとなるようにするものである。

【0104】CPUとメモリーは通常のコンピュータのものと同様で、特にメモリーは各画素に対応した画像メモリーをRAMとして持っている。また、画像情報に応じて、基板を裏面から照射するバックライトを変化させることもできる。

【0105】本実施例において用いられるTFTは、本明細書において説明したTFTを適時利用することができる。

【0106】〔実施例7〕本実施例は、実施例1で示した水素イオン注入の工程において、水素のイオンではなく、フッ素のイオンを注入する場合の例である。本実施例においては、プラズマドーピング法を用いて、フッ素イオンの注入を行う。ここでは、ドーピングガスとしてフッ素ガスまたは四フッ化珪素( $\text{SiF}_4$ )を用いる。また投影飛程は、活性層とゲイト絶縁膜との界面近傍になるようにする。以下に具体的な条件を示す。 加速電圧： $60\text{KeV}$  ドーズ量： $1 \times 10^{16}\text{cm}^{-2}$

【0107】〔実施例8〕本実施例は、実施例1で示した水素イオン注入の工程において、水素のイオンではなく、塩素のイオンを注入する場合の例である。本実施例においては、プラズマドーピング法を用いて、塩素イオンの注入を行う。ここでは、ドーピングガスとして塩素ガスをを用いる。また投影飛程は、活性層とゲイト絶縁膜との界面近傍になるようにする。以下に具体的な条件を示す。

加速電圧： $60\text{KeV}$

ドーズ量： $1 \times 10^{16}\text{cm}^{-2}$

【発明の効果】窒化珪素膜を介して珪素半導体膜に対して水素イオンの注入を行うことによって、珪素半導体膜中における不対結合手を中和させることができ、珪素半導体膜内部の準位を減少させることができる。また水素イオンの注入を行った半導体膜を用いて、TFTを作製することで、高い特性を有するTFTを得ることができる。

【図面の簡単な説明】

【図1】 実施例の作製工程を示す。

【図2】 実施例の作製工程を示す。

【図3】 実施例の作製工程を示す。

【図4】 実施例の作製工程を示す。

【図5】 実施例の作製工程を示す。

【図6】 実施例の作製工程を示す。

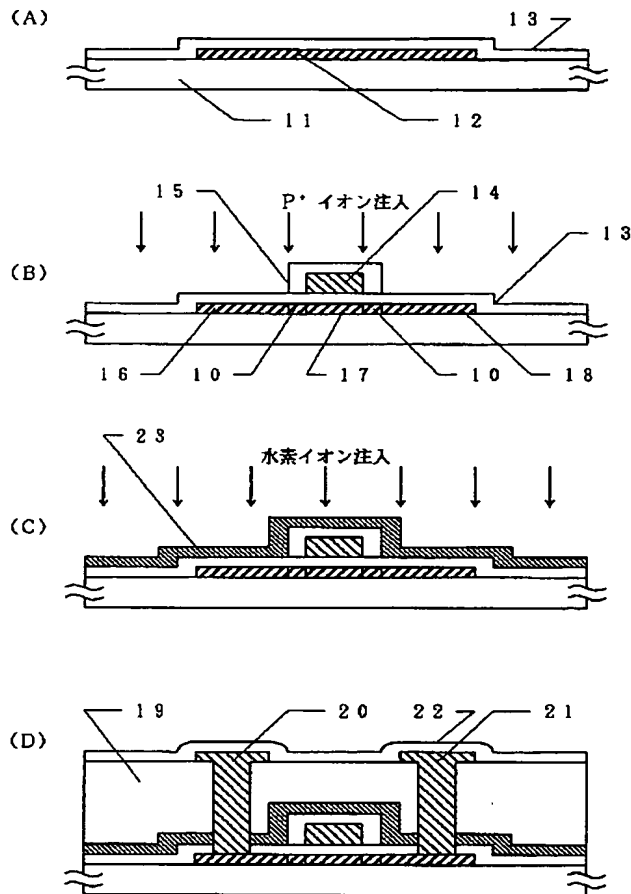
【図7】 実施例で作製したTFTの特性を示す。

【図8】 注入された水素イオンの濃度分布を示す。

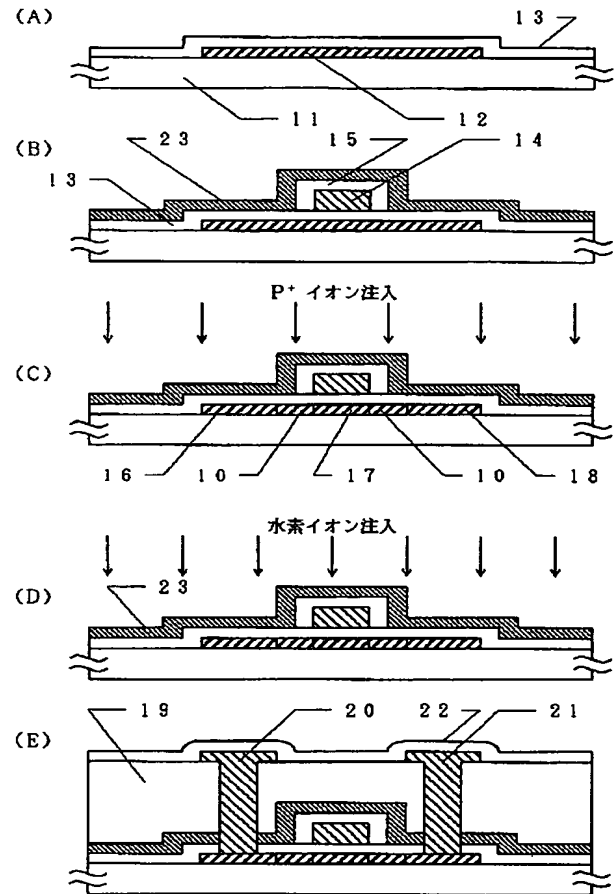
【符号の説明】

- 11・・・ガラス基板
- 12・・・活性層
- 13・・・酸化珪素膜
- 14・・・ゲイト電極
- 15・・・酸化物層
- 16・・・ソース／ドレイン領域
- 18・・・ドレイン／ソース領域
- 17・・・チャネル形成領域
- 19・・・層間絶縁膜
- 20・・・電極
- 21・・・電極
- 22・・・窒化珪素膜
- 23・・・窒化珪素膜
- 501・・・ガラス基板
- 502・・・下地膜（酸化珪素膜）
- 503・・・活性層
- 504・・・ゲイト絶縁膜（酸化珪素膜）
- 506・・・ゲイト電極
- 507・・・ゲイト電極
- 508・・・酸化物層
- 509・・・酸化物層
- 510・・・窒化珪素膜（バリア層）
- 511・・・レジスト
- 512・・・ソース／ドレイン領域
- 513・・・オフセットゲイト領域
- 514・・・チャネル形成領域
- 515・・・オフセットゲイト領域
- 516・・・ドレイン／ソース領域
- 517・・・ドレイン／ソース領域
- 518・・・オフセットゲイト領域
- 519・・・チャネル形成領域
- 520・・・オフセットゲイト領域
- 521・・・ソース／ドレイン領域
- 522・・・層間絶縁膜
- 523・・・電極
- 524・・・電極
- 525・・・電極

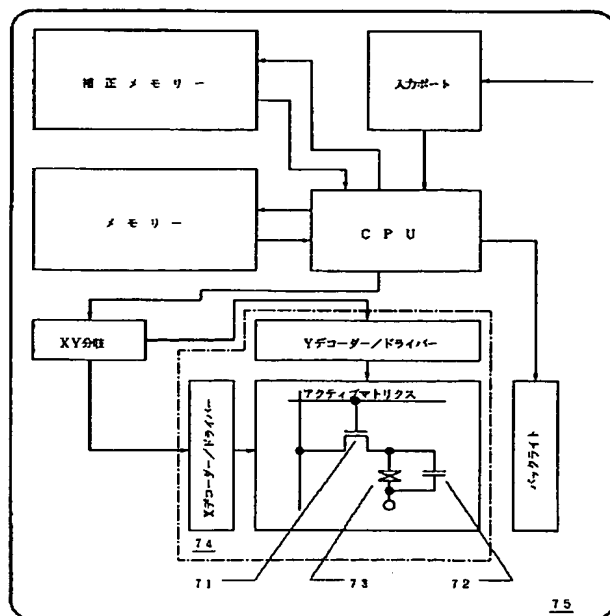
【図1】



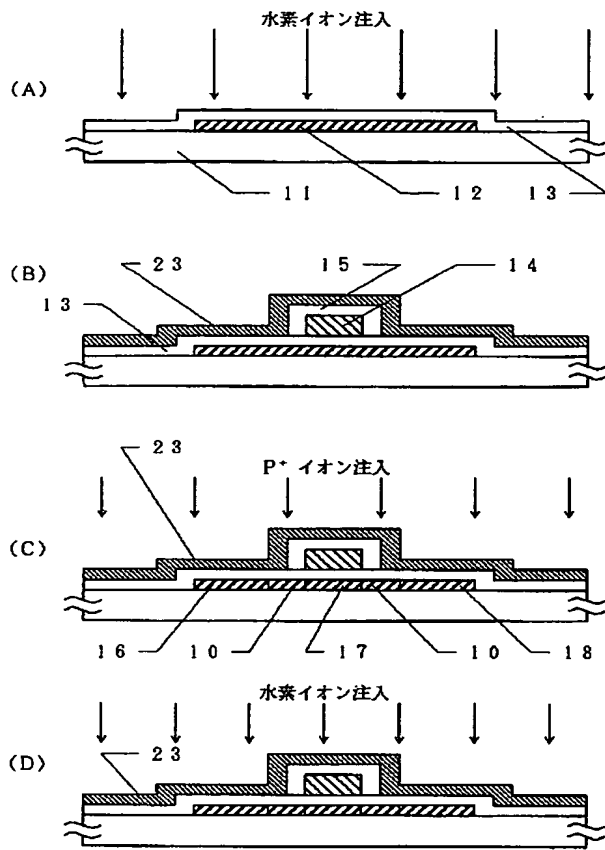
【図2】



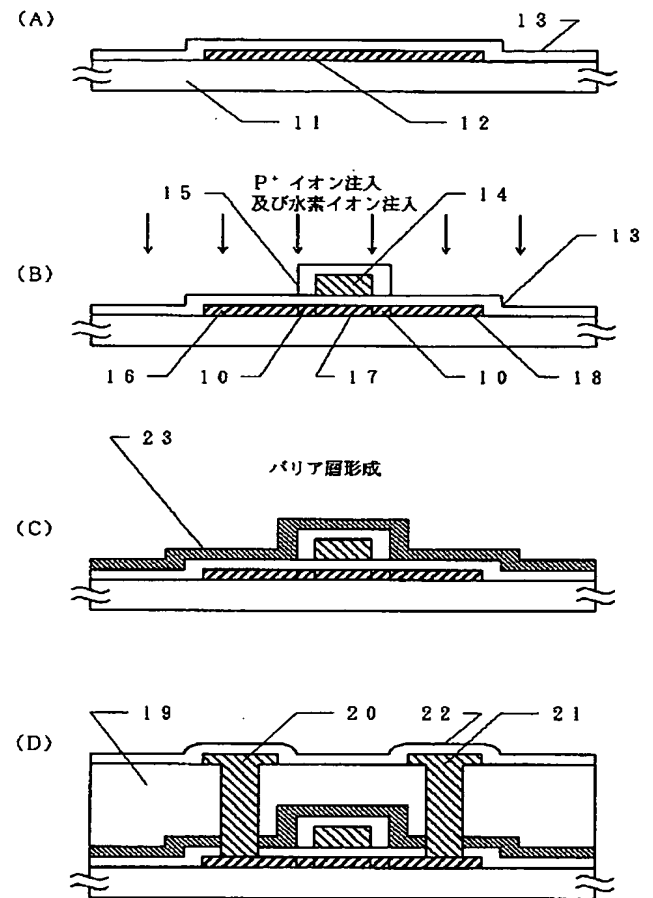
【図6】



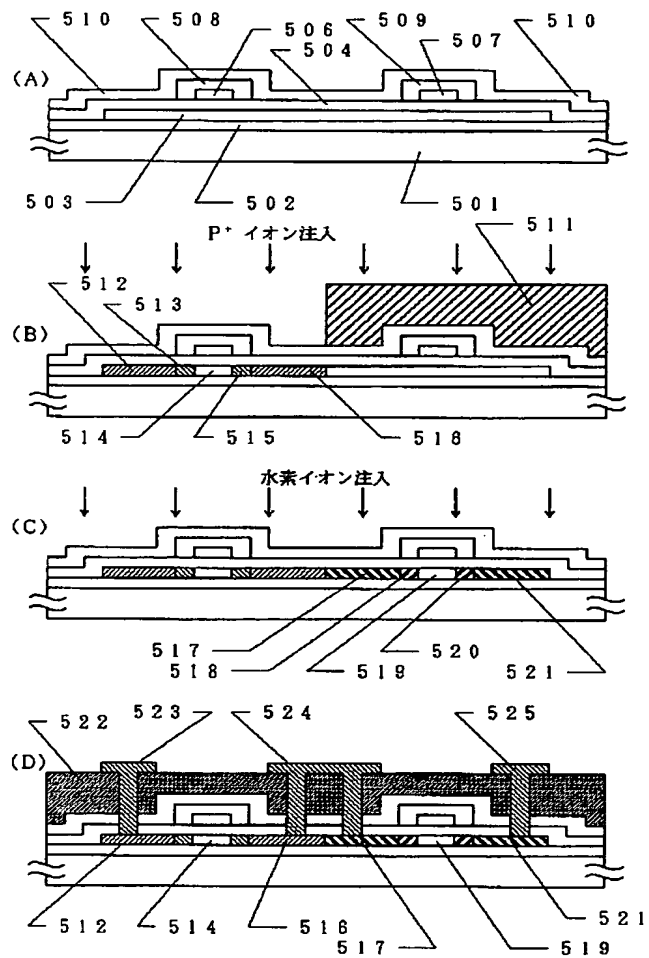
【図 3】



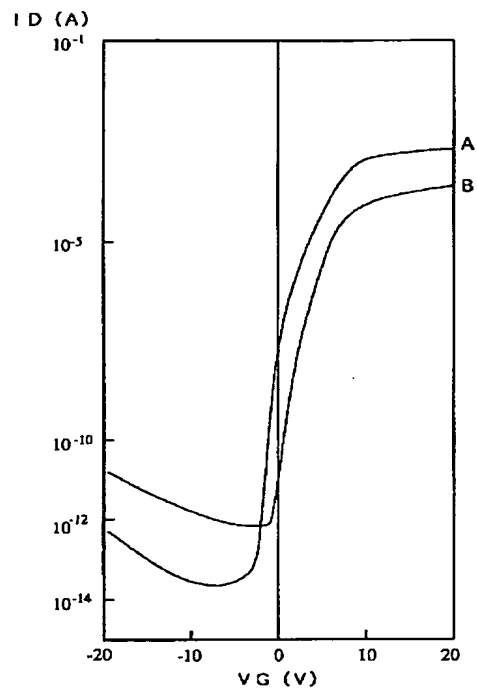
【図 4】



【図5】

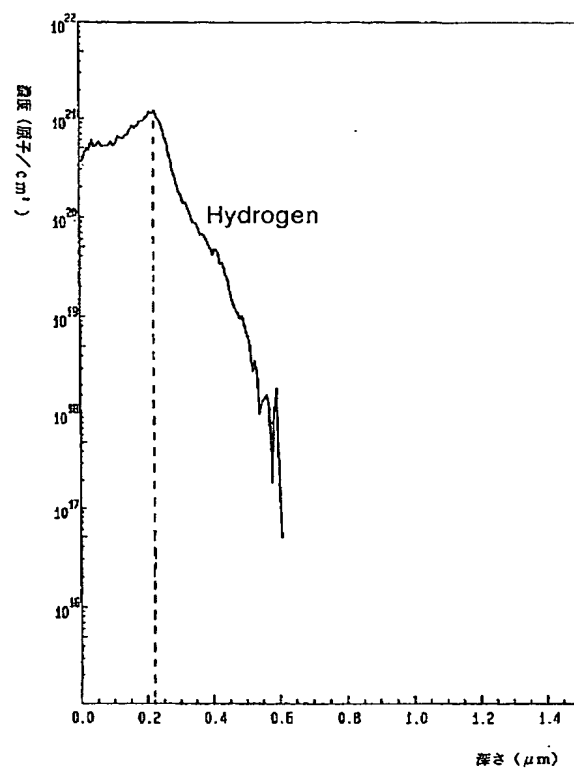


【図7】



チャネル長  $5\ \mu\text{m}$   
 チャネル幅  $5\ \mu\text{m}$   
 $V_D = 1\ \text{V}$

【図8】



---

フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/265

A  
Z